

Verktyg för kretsar och kort

Trenden går mot högre abstraktionsnivå

■ KONSTRUKTION

Marknaden för elektronikkonstruktionsverktyg domineras fortfarande av de tre stora: Cadence, Mentor och Synopsys. Och enligt branschanalytiker vinner verktygen för konstruktion och simulering på systemnivå terräng på lågnivåverktygens bekostnad.

Ericsson är trots de senaste årens neddragningar en viktig kund för svenska leverantörer av konstruktionsverktyg. Beskedet i februari att företaget drar tillbaka ett lagt varsel om uppsägningar togs därför emot som ett hoppfullt tecken.

Flera företag talar om att botten

är nådd, att det startas fler konstruktionsprojekt och investeras i verktyg igen.

Globalt sett är marknaden dock inte särskilt ljus, enligt undersökningsföretaget Gartner Dataquest. Inom vissa nischer, som konstruktion och verifiering på systemnivå, logiksyntes och licensiering av IP-block, väntar sig Dataquest en stabil tillväxt medan verktyg för fysisk syntes och sådant som place&route för asic kommer att krympa kraftigt.

Förklaringen är, fortfarande enligt Dataquest, att verktygen har svårt att hänga med när antalet grindar växer. Det tvingar användarna att arbeta på systemnivå, vil-

ket i sin tur minskar efterfrågan på verktyg längre ner i kedjan.

Tendensen att antalet asicprojekt minskar medan FGPA-projekten ökar håller i sig. I takt med det blir också konstruktionsflödet för FPGA allt mer likt det för asic.

En jämförelse med förra upplagan av den här översikten, som publicerades i Elektroniktidningen i november 2002, visar att branschen är stabil. Då hade vi med 23 leverantörer och ett drygt hundratal verktyg, och så när som på en handfull är alla dessa med i år igen. Några nya leverantörer och verktyg har tillkommit, så att den totala mängden är ungefär lika stor nu som den var då.

LENNART PETTERSSON

ÅTERFÖRSÄLJARE I SVERIGE

Återförsäljare	Telefon	Fabrikat
Acal	08 - 546 565 00	Actel
Agilent	08 - 506 486 00	Agilent Eesof
Altera	08 - 632 72 00	Altera
Cadence	08 - 566 123 00	Cadence
Cadint	08 - 446 41 33	Cadint
EBV Elektronik	08 - 594 702 30	Altera
Elnitec	0392 - 376 70	Aster
Flomerics	08 - 601 04 60	Flomerics
Gateline	08 - 778 44 40	Cadence, Forte Design, Intercept Technology, Quantic, Wise
Hardi Electronics	046 - 16 29 00	Hardi, Aldec, Averant, Translogic
Insight Memec	08 - 506 656 00	Xilinx
ISS Group	08 - 506 181 00	ISS, Summit Design
Jeppsson Data	031 - 68 49 30	Jeppsson
Johan Gardelius	08 - 747 17 41	Cliosoft, Xpedion
Kretsplanering	08 - 442 16 30	Zuken
Mentor Graphics	08 - 632 95 00	Mentor Graphics
MTT	08 - 544 764 00	Artwork, AWR, Zeland
Pelcon Electronics	08 - 506 498 70	Lattice
Prover Technology	08 - 617 68 00	Prover
Q-Nordic	08 - 740 45 80	Altium
Safelogic	031 - 772 81 70	Safelogic
Synopsys	08 - 555 202 00	Synopsys
Synplicity	08 - 555 273 20	Synplicity
Terco	08 - 506 855 00	Electronics Workbench

Marknadsnyckeln bygger på information från ovanstående tillverkare. Vi ber de leverantörer som har produkter inom det aktuella området, men som saknar sina namn i tabellen ovan, att kontakta redaktionen.

Verktyg för konstruktion av asic, FPGA och system på kisel oavsett kretsfabrikat

Fabrikat	Namn	Funktion	Typ av malkrets	Språk	Plattform	Kommentar
Aldec	Active-HDL	Grafisk HDL-konstruktion & simulering	Samtliga, även specialversioner för Altera & Xilinx	VHDL & Verilog, simulerar även EDIF	Windows	
Cadence	Ambit-PKS	Fysisk syntes, klockträdsgenerering	asic, FPGA	VHDL, Verilog	Solaris, HP-UX, Red Hat	
	Encounter Test Solutions	Konstruktion för testbarhet	asic, FPGA	VHDL, Verilog	Se ovan	
	Soc/First Encounter	Implementering av digital-asic	asic, FPGA	VHDL, Verilog	Se ovan	
Mentor	Architect	Konstruktion för testbarhet, JTAG	asic, SoC	VHDL, Verilog	Unix, Linux	
	FastScan, DFT Advisor, DFT Insight	Konstruktion för testbarhet	asic, SoC	VHDL, Verilog	Unix, Linux	
	HDL Designer	Konstruktionsinmatning	FPGA, asic, SoC	VHDL, Verilog	Unix, Linux, Windows	
	IC Station	Layout	SoC, IC		Unix, Linux	
	Precision Synthesis	Syntes	FPGA	VHDL, Verilog, C/C++	Unix, Linux, Windows	
Synopsys	Astro	Layout, signalintegritet	asic, SoC	Verilog	Unix, Linux	
	Astro IU	Kretssammansättning med top-level routing	asic, SoC	Verilog	Unix, Linux	
	Astro-Rail	Power Rail Analysis	asic, SoC	Verilog	Unix, Linux	
	Cadabra	Standard Cell-layout	asic, SoC	Spice	Unix, Linux	
	Cosmos LE	Layout för full custom, mixat analog/digitalt	Full Custom, SoC	Spice, Verilog	Unix, Linux	

	Astro-Rail	Power Rail Analysis	asic, SoC	Verilog	Unix, Linux
	Cadabra	Standard Cell-layout	asic, SoC	Spice	Unix, Linux
	Cosmos LE	Layout för full custom, mixat analog/digitalt	Full Custom, SoC	Spice, Verilog	Unix, Linux
	Cosmos SE	Simulering för full custom, mixat analog/digital	Full Custom, SoC	Spice, Verilog	Unix, Linux
	Design Compiler	Syntes	asic, SoC	VHDL, Verilog, SystemVerilog, SystemC	Unix, Linux
	DFT Compiler	Syntes av testlogik	asic, SoC		Unix, Linux
	Genius	Kretsoptimering	Full Custom	VHDL, Verilog	Unix, Linux
	Jupiter XT	Konstruktionsplanering	asic, SoC	Verilog	Unix, Linux
	Physical Compiler	Fysisk syntes, klockträdssyntes	asic, SoC	VHDL, Verilog, SystemVerilog, System C	Unix, Linux
	Power Compiler	Syntes för optimering av tid, effekt och yta	asic, SoC	VHDL, Verilog, SystemVerilog	Unix, Linux
	TetraMAX	Test pattern generation	asic, SoC	VHDL, Verilog	Unix, Linux
Synplicity	Amplify	Fysisk syntes	Samtliga	VHDL, Verilog	Windows, Solaris, Linux
	Fortify	Analys av effektförbrukning	Samtliga	VHDL, Verilog	Solaris, HP-UX, Linux
	Synplify Pro	Syntes	Samtliga	VHDL, Verilog	Windows, Solaris, Linux
Translogic	EASE	Grafisk HDL-konstruktion	Samtliga	VHDL, Verilog	Windows, Linux, Unix

Verktyg för verifiering av asic, FPGA och system på kisel

Fabrikat	Namn	Funktion	Typ av målkrets	Språk	Plattform	Kommentar
Agilent Eesof	Connected Solutions	Bitfelsverifiering för analog/digitala mottagare	Analoga och digitala asic, SoC		Windows, Linux & Unix	
Aldec	Riviera	HDL-simulering	Samtliga	VHDL, Verilog, simulerar även EDIF	Se ovan	
	Riviera IPT	HDL-simulering med hårdvaruaccelerator	Samtliga	Se ovan	Se ovan	
Averant	Solidify	Statisk funktionell verifiering	Samtliga	VHDL, Verilog	Se ovan	
Cadence	Fire & Ice, Assura	Fysisk verifiering	digital & analog asic		Solaris, HP-UX, Red Hat	
	Incisive Verification Platform	Verifiering	digital asic, FPGA	VHDL, Verilog, PSL/Sugar, C/C++, SystemC, SystemC verification (SCV) standard	Solaris, HP-UX, Red Hat, Windows	
	Palladium	Asic-emulering	digital asic, FPGA	Se ovan	Se ovan	
	PSpice	Analog simulering	asic,PCB		Windows	
Forte Design	Timing Designer	Specifikation, analys och dokumentering av timingdiagram	FPGA, asic		Windows, Linux & Unix	
Hardi	Haps	Generellt prototypkort	Alla asic, Xilinx används i prototypen	Oberoende av språk	Se ovan	
ISS	AVM	Automatiserar verifieringsprocessen		VHDL, Verilog, e, C/C++	Solaris, HP-UX, Linux	
	ROSE	Simulering, regressionstest		Se ovan	Se ovan	
Mentor	Advance MS	Mixed signal-simulering	SoC, IC	VHDL, VHDL-AMS, Verilog, Verilog-A, Spice, C	Unix, Linux	
	Calibre, Calibre xRC	Layoutverifiering och extraktion	asic, SoC, IC	GDSII, LEF/DEF	Unix, Linux	
	FormalPro	Formell verifiering	asic, FPGA, SoC	VHDL, Verilog	Unix, Linux	
	ModelSim	HDL-simulering	Se ovan	VHDL, Verilog, SystemC, System Verilog	Windows, Unix, Linux	
	Seamless CVE	Samverifiering hårdvara och program	Se ovan	VHDL, Verilog, C	Se ovan	Stöd för över 100 processormodeller Upp till 60 milj grindar
	V-Station	Asic-emulering	asic, SoC	VHDL, Verilog	Unix	
Prover	eCheck	Formell verifiering	FPGA, asic, SoC	Verilog och VHDL	Windows, Linux, Solaris	
Safelogic	Safelogic Verifier	Formell verifiering	Se ovan	VHDL, Verilog, PSL	Solaris, Win 2000, Red Hat	
Summit Design	Visual Elite, Virtual Prototype	Systemsimulering		VHDL, Verilog, SystemC, C/C++	Solaris, HP-UX, Linux, Windows	
Synopsys	Formality	Formell verifiering	asic, SoC	VHDL, Verilog	Unix, Linux	
	Hspice	Spice-simulering	asic, SoC	Spice	Unix, Linux	
	Nanosim	Spice-simulering	asic, SoC	Spice, Spectre, Eldo, Verilog, VHDL	Unix, Linux	
	Primepower	Analys av effektförbrukning	asic, SoC	Verilog	Unix, Linux	
	Primetype, Primetime-SI	Statisk timinganalys	asic, SoC	Verilog	Unix, Linux	
	System Studio	Samverifiering hårdvara och program	asic, SoC	C, System C, VHDL, Verilog	Unix, Linux	
	VCS-MX	Simulering i Verilog/VHDL/System C	asic, SoC	VHDL, Verilog, SystemVerilog	Unix, Linux	
	Vera	Testadministration	asic, SoC	Verilog	Unix, Linux	
Synplicity	Identify	RTL debugger	Xilinx/Altera/Actel	VHDL, Verilog	Windows, Solaris, Linux	

Verktyg för specifika FPGA-fabrikat

Fabrikat	Namn	Funktion	Typ av målkrets	Språk	Plattform	Kommentar
Actel	Designer	Placering, timinganalysis med mera	FPGA från Actel		Window, Unix/Linux	Tre versioner: Silver (utvärd. licens), Gold (upp till 300 000 grindar) och Platinum Se ovan
Altera	Libero	Placering, timinganalys, simulering mm	FPGA från Actel	VHDL, Verilog	Windows	
	DSP builder	Konstruktion av DSP-system	CPLD,FPGA, Hardcopy (structured asic) från Altera	Verilog, VHDL, Schema inmatning	Windows, Linux, Solaris, HP-UX	Plugin till Matlab. Fungerar tills. med SOPC Builder.
	Quartus II	Konstruktion, syntes, timinganalys, simulering, kretsprogrammering.	Se ovan	Verilog, VHDL, AHDL	Se ovan	
	Quartus II Web	Se ovan	CPLD, FPGA från Altera	Se ovan	Windows	Delmängd av Quartus II, gratis
	SignalTap 2 SOPC builder	Verifiering, inbyggd logikanalysator Konstruktion av system i programmerbar logik	FPGA CPLD,FPGA, Hardcopy (structured asic) från Altera	Verilog, VHDL, Schema inmatning	Windows, Linux, Solaris, HP-UX Se ovan	
Altiium	Nexar 2004		Cyclone EP1C12, Spartan IIE	VHDL	Windows	
Lattice	Isp Lever	Konstruktion, simulering, syntes, place & route, tidsanalys	SPLD, CPLD, FPGA, FPSC, GDX crosspoint switch	VHDL, Verilog, Abel, schema	Windows, Unix	Gratisversion på hemsidan. Modellsim ingår.
	Isp Tracy	Test och felsökning	FPGA	-	Windows, Unix	Felsökning i FPGA
	Orcastra PAC-Designer	Konstruktion och felsökning Konstruktion, simulering, place & route, kretsprogrammering	FPSC Mixed signal och analoga kretsar	- Grafisk inmatning, Abel	Windows Windows	
Synopsys	DC-FPGA	Syntes	asic, SoC	VHDL, Verilog, SystemVerilog, System C	Unix, Linux	
Synplicity	Certify	Prototypverktyg för asic	Xilinx/Altera	VHDL, Verilog	Windows, Solaris, Linux	
Xilinx	ISE	Syntes, routing, tidsanalys, simulering mm	Xilinx FPGA och CPLD	VHDL, Verilog	Windows, Solaris	En rad tilläggsmoduler finns

Verktyg för konstruktion av kretskort och multichipmoduler

Fabrikat	Namn	Funktion	Typ av målkrets	Plattform	Kommentar
Artwork	Artwork	Mönsterkortslayout	PCB	Windows och Linux	Konverterar layouten mellan olika format och program
Aster	Testway	Testbarhetsanalys och testoptimering	PCB	Solaris, Windows	
Cadence	Capture, Capture CIS	Schema med sökfunktioner till komponentdatabas	PCB	Windows	
	Orcad Layout	Mönsterkortslayout	PCB	Windows	
	Orcad Unison Design Suites	Schemaritning, analogsimulering och mönsterkortslayout med autorouting	PCB	Windows	
	PCB Design Studio	Schemaritning och mönsterkortslayout med autorouting	PCB	Windows	
	PCB Designer Expert	Kretskorts konstruktion	PCB	Solaris, HP-UX, Red Hat, Windows	
	Specctra	Automatisk ledningsdragning	PCB	Windows	
	Specctra Quest Signal Explorer	Signalanalys	PCB	Windows	
Cadint	Cadint PCB	Schema mm	PCB	Windows	
Electronics Workbench	Multicap, Multisim	Schemaritning och simulering	PCB	Windows 98/NT4/2000/XP	
	Ultiboard, Ultiroute	Layout, place&route	PCB	Se ovan	
Flomerics	Flo/EMC	Elektromagnetisk simulering och analys	PCB, kabinett	Windows, Unix, Linux	
	Flotherm	Termisk simulering och analys	PCB, kabinett	Se ovan	
Intercept Technology	Pantheon	Mönsterkortslayout	PCB	Windows	
Jeppsson	Edwin XP	Kretskorts konstruktion	PCB	Windows 2000/XP	
Mentor	Boardstation	Layout	PCB	Unix, Windows	
	Boardstation RF	Automatisk ledningsdragning	PCB	Linux, Windows	

Jeppsson	Edwin XP	Kretskortskonstruktion	PCB	Windows 2000/XP
Mentor	Boardstation	Layout	PCB	Unix, Windows
	Boardstation RE	Automatisk ledningsdragning	PCB	Unix, Windows
	Dx Designer, Dx Databook	Schemaritning	PCB	Unix, Windows
	Eplanner	Höghastighetsanalys	PCB	Unix, Windows
	Expedition PCB	Layout	PCB	Windows
	HyperLynx	Signalintegritet	PCB	Windows, Unix
	ICX	Layout, analys av höghastighets-PCB	PCB	Unix, Windows
Quantic EMC	Supermax Ecad	Layout	PCB, MCM, Hybrid	Unix, Linux, Windows
	Omega Plus	Simulering av signalintegritet och EMC	PCB	Windows
Wise	Gerb Tool	Kontroll och redigering av Gerber-data	PCB	Windows
Zuken	Cadstar PCB Design Suite	Mönsterkortlayout, ledningsdragning, signalanalys, EMC-simulering, 3D-verifiering	PCB	Windows

Verktyg för rf- och mikrovågskonstruktion

Fabrikat	Namn	Funktion	Typ av målkrets	Språk	Plattform	Kommentar
Agilent Eesof	Advanced Design System	Syntes, simulering, layout, verifiering	RF, mikrovåg, asic, MMIC, antenner	VHDL, Verilog-A, C, C++, Matlab	Unix, Linux, Windows	
	RF Design Environment	Kretssimulering, elektromagnetisk simulering, systemsimulering	RF, mikrovåg, asic, MMIC	Verilog-A	Unix, Linux	Arbetar i ett Cadence-flöde
AWR	Analog Office	RFIC-simulering		System, Linjär, Olinjär och Spice	Windows, Linux	
	Microwave Office	RF- och mikrovågssimulering		Se ovan	Windows, Linux	
	VSS	Systemsimulering		System	Windows, Linux	
Cadence	SubstrateStorm, Substrate Noise Analyst	Analys av substratbrus	digital & analog asic		Solaris, HP-UX, Red Hat	
	Virtouso	Konstruktion av analoga, mixed-signal och RF-asic	digital, analog, RF-asic	VHDL, Verilog, VHDL-AMS, Verilog-AMS, Spice	Se ovan	
	VoltageStorm, ElectronStorm	Analys av IR-drop och EM-problem i analoga asicar	digital & analog asic		Se ovan	
Mentor	Eldo/Eldo-RF	Analog- och RF-simulering	Asic, SoC, IC	Spice	Unix, Linux	
Synopsys	Hspice-RF	RF-simulering	RF Full Custom	Spice	Unix, Linux	
	Saber	Blandad analog-digital simulering	RF, analog	Mast, VHDL-AMS	Unix, Linux	
Xpedion	GoldenGate	RFIC-simulering för Cadence-flöde	RF-asic, RF-SoC	VHDL, Verilog	UNIX eller Linux	
Zeland	Fidelity			FDTD	Windows, Linux	
	IE3D	EM-simulering av antenner, filter, mikrovågskretsar		2,5D	Windows	

Övriga verktyg

Fabrikat	Namn	Funktion	Typ av målkrets	Språk	Plattform	Kommentar
Clisoft	SOS, SOS via DFII	Revisionskontroll, internetbaserad	asic			
Lattice	Isp VM System	Kretsprogrammering och felsökning	Kretsar som kan programmeras via JTAG		Windows, Unix, Linux	Stödjer IEEE 1532
Mentor	Capital Harness Systems	Kablagekonstruktion	Kablage		Unix, Windows	
	Transdesign, Transcable	Kablagekonstruktion	Kablage		Unix, Windows	
Pragmax	Pragmax	Projekt- och versionskontroll			Windows	
Synopsys	CATS	Masksyntes	asic, SoC		Unix, Linux	
	DesignWare	IP-bibliotek för syntes och verifiering	asic, SoC, FPGA	VHDL, Verilog	Unix, Linux	
	Star-RCXT	Parasitextraktion	asic, SoC	VHDL, Verilog	Unix, Linux	
	Taurus	Masksyntes/simulering med optisk korrigerig	asic, SoC		Unix, Linux	