



# IDT: Programmerbara klocklösningar

## Ger lågt gitter, är energisnåla och tar liten plats



### Baljit Chandhoke, Integrated Device Technology

Baljit Chandhoke är produktchef för timingprodukter hos Integrated Device Technologies. Innan han kom till IDT år 2011 arbetade Baljit som Product Marketing Manager hos ON Semiconductor och som Senior Applications Engineer hos Cypress Semiconductor där han arbetade med PLL SerDes och Video Equalizers.

**D**e senaste generationerna fullt programmerbara klockor med flera utgångar hjälper konstruktörerna att mäta de krav som ställs av många höghastighetsgränssnitt samt ge tillfredställande jittermarginaler, låg effektförbrukning och litet platsbehov. I denna intervju svarar IDT:s Baljit Chandhoke på några frågor rörande de komplexa timingkraven i dagens avancerade produkter, alltifrån smarta telefoner till medicinska bildbehandlingssystem.

#### Vad driver fram behovet av fler och mycket exakta klockkällor i nuvarande och framtida generationer av elektronikprodukter?

– Dagens avancerade utrustningar har flera processorer, FPGA:er eller nätverksprocessorer, minnen och enheter för fysiska lager som stöder flera protokoll för snabb kommunikation. Sådana system behöver vanligtvis en komplex timingarkitektur som består av flera referensklockor som samordnar de olika enheterna och uppfyller specifikationerna för klockfrekvens, spänning och jitter för gränssnitt som PCI Express, Gigabit och 10 Gigabit Ethernet och USB3.0.

– Kraven på att minimera komplexiteten, storleken och kostnaden som är förknippade med sådana timingarkitekturer driver på utvecklingen av nya och innovativa timingkretsar.

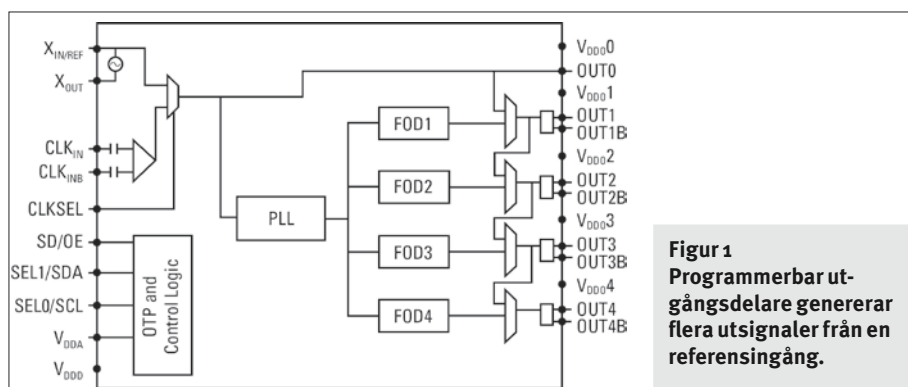
#### Hur skiljer sig klockgeneratorer med flera utgångar från vanliga klockkretsar och vilka fördelar kan de erbjuda?

– Genom att ersätta flera kristaller och kristalloskillatorer med en enda integrerad krets för att generera flera klockreferenser kan konstruktören spara kretskortsytta och få lägre energiförbrukning. Genom att undvika eller minimera antalet kristaller kan man också minska upphandlingsrisker i tidskritiska kon-

struktioner och förbättra systemens tillförlitlighet. Oftast behövs endast en kristalloskillator som referens. Detta minskar inte bara komponentkostnader och sparar kretskortsytta utan förenklar också konstruktionen.

– Andra parametrar man bör tänka på när man väljer programmerbara klockor är effektförbrukning, jitter över stort frekvensområde, fysisk storlek och systemprogrammerbarhet.

– IDT:s familj helt programmerbara klockgeneratorer är exempel på den nya generationen integrerade timingkretsar. De skiljer sig från konventionella fastlåsta kretsar som tillhandahåller flera klockutgångar med heltalsmultiplar av ingångs-



**Figur 1**  
Programmerbar utgångsdelare genererar flera ut signaler från en referensgång.

frekvensen. En Versaclock 5 - 5P49V5901 kan generera klocksignaler på någon multipel av ingångsfrekvensen och dess frekvensdelare är inte begränsade till enbart heltalsmultiplar.

– Dessutom kan varje klockkanal konfigureras självständigt som dubbla LVCMOS-utgångar eller som LVPECL- eller LVDS-utgångar eller till HCSL-protokollet (Host Clock Signal Level) som det specificeras för PCI Express-kort. Flexibiliteten att konfigurera klockutgångarna självständigt enligt någon av dessa specifikationer kan minska behovet av kretsar för nivåomvandling i ett stort antal applikationer.

**Vad är jitter och varför är det viktigt i de modernaste konstruktionerna?**

– Programmerbara klockgeneratorkretsars jitterprestanda har stadigt förbättrats under flera generationer för att uppfylla kraven på snabba uppkopplingsstandarder. Versaclock 5-kretsar har ett klassledande RMS-fasjitter på mindre än 0,7 pikosekunder över hela området 12 kHz till 20 MHz.

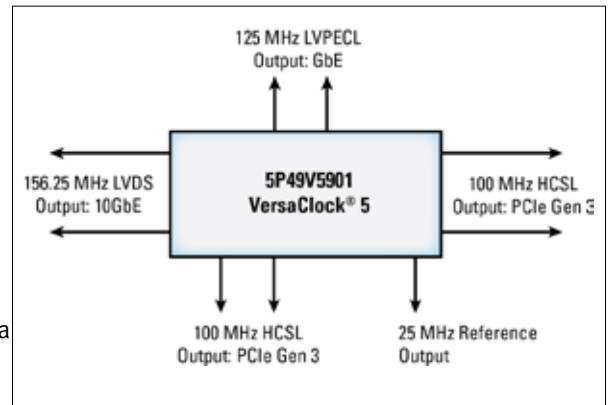
– Höghastighetsstandarder såsom 1G eller 10 G Ethernet och PCI Express Gen 3 specificerar ett maximalt jitter med beaktande av alla jitterkällor. Dessa omfattar inte bara klockan utan också sändaren samt effekterna av termineringar och kretskortsledning. RMS-jitterbudgeten för en 10G Ethernet-anslutning kan vara så låg som 1,55 ps

(10 G BASE-R), medan PCI Express Gen 3 anger ett RMS-jitter på 1,0 ps för klockan. Att minimera RMS-fasjitter från klockkällan ger konstruktören ett större utrymme att uppfylla budgeten för länkjitter när andra bidrag beaktas.

**Programmerbarhet är en egenskap hos nya timing-kretsar med flera utgångar, varför är detta värdefullt för kunden från upphandlings- och konstruktionssynpunkt?**

– Programmerbara klockgeneratorer med flera utgångar ger konstruktören större flexibilitet och kan spara in kretsar för nivåomvandling i ett stort antal applikationer. Vissa program kan kräva ett vanligt klockträd i en konstruktion och som direkt startar en önskad konfiguration. IDT:s Versaclock-krets har fyra programmerbara OTP-minnesbanker (One-Time) som gör det möjligt för kretsen att fungera på detta sätt.

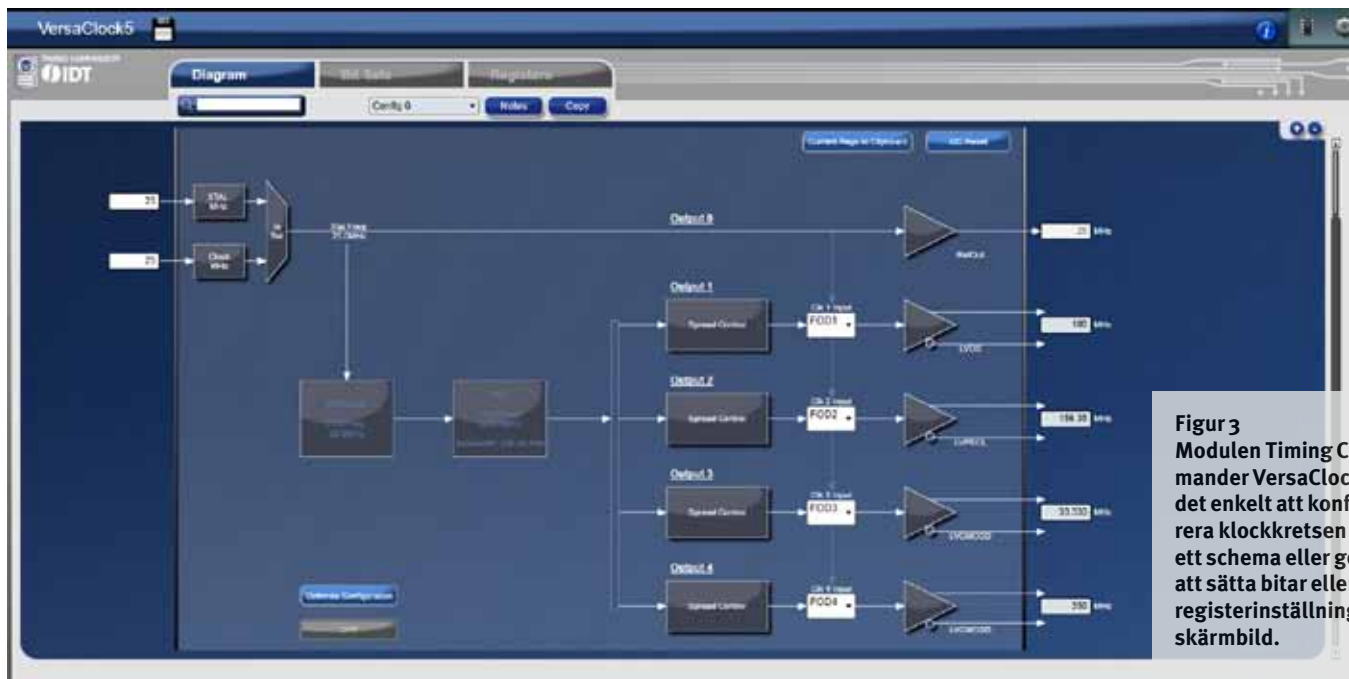
– OTP-bankar gör också att Versaclock-kretsar kan lagra flera alternativa konfigurationer. Detta gör att man kan använda samma krets i olika projekt vilket kan förenkla inköp och lagerhållning. Inköpare kan också dra fördel av bättre pris vid större volymer. Möjligheten att lagra upp till fyra konfigurationer hanterar också applikationer som kräver frekvensförändringar.



**Figur 2**  
En klockgenerator kan generera tidsreferenser för flera snabba datagränssnitt.

**Energiförbrukningen är en kritisk parameter ur termisk synvinkel och påverkar batteritiden i det ökande antalet bärbara, batteridrivna enheter. Hur hanterar timinglösningar med flera utgångar detta?**

– Generellt har integrationen av tidigare separata komponenter till en enda komponent en positiv inverkan på det totala systemets energiförbrukning. Detta gäller också för integrerade programmerbara klockgeneratorer som Versaclock 5 som har en total strömförbrukning på bara 300 mW med alla utgångar operativa. Dess basströmförbrukning på 30 mA är ungefär hälften av alternativa kretsars. Naturligtvis medför lägre energiförbrukning färre termiska problem vilket förenklar konstruktionen. Eftersom det behövs mindre arrangemang för värmehantering minskar också storleken, vikten och kostnaden för applikationen. ■



**Figur 3**  
Modulen Timing Commander VersaClock 5 gör det enkelt att konfigurera klockkretsen via ett schema eller genom att sätta bitar eller göra registerinställningar i en skärmbild.