

Samarbete bäddar för bästa kvalitet



JQ avslöjar risker och löser problem



Av Marcel Kuba, Cypress Semiconductor

Marcel Kuba har det globala ansvaret för Cypress FAE:er inom fordonsindustrin. Han hamnade på Cypress när företaget köpte Spansion för knappt två år sedan. Idag är han Cypress talesman för alla tekniska frågor som rör fordonssegmentet.

Konstruktörer inom fordonsindustrin har press från två håll. Å ena sidan jagar de nya produkter och ny teknik som lösning på nya utmaningar. Å andra sidan vill de ha högsta kvalitet och ingen risk för fel. Det senare tenderar att skapa en konservativ syn på ny teknik.

Faktum är att den typiska reaktionen från en fordonskund som ställs inför ny teknik är en ström frågor i stil med: Har ni erfarenhet av denna teknik? Hur fungerar den i verkligheten? Hur många delar har hittills levererats?

Det är ett ganska nedslående besked för kunden när FAE:n tvingas erkänna att detta skulle bli den första gången tekniken används.

Enligt Cypress Semiconductor erfarenheter finns det dock ett knep för fordonstillverkare att minska risken vid användning av nya halvledare och att snabbare låta sina produkter tillgodogöra sig nya tekniska lösningar.

Gemensam kvalifikation, eller Joint Qualification (JQ), är namnet på en uppsättning processer som innebär att en halvledartillverkare och en fordonskund samarbetar för att kvalificera en produkt för en tillämpning och båda drar nytta av resultatet. Den här artikeln beskriver fördelarna med JQ och de viktigaste delarna i processen.

DEN STORA SKILLNADEN mellan JQ och den produktkvalificeringsprocess som halvledartillverkare normalt genomför, är att vid gemensam kvalifikation sätter kunden samman ett provexemplar i en verklig plattform varefter de två testas den tillsammans. Målet för både Cypress och kunden är att validera ett komplett system, och inte bara ett minne.

En konventionell kvalificeringsprocess för en halvledare resulterar i en verifierad uppsättning kvalitetskrav relaterade till

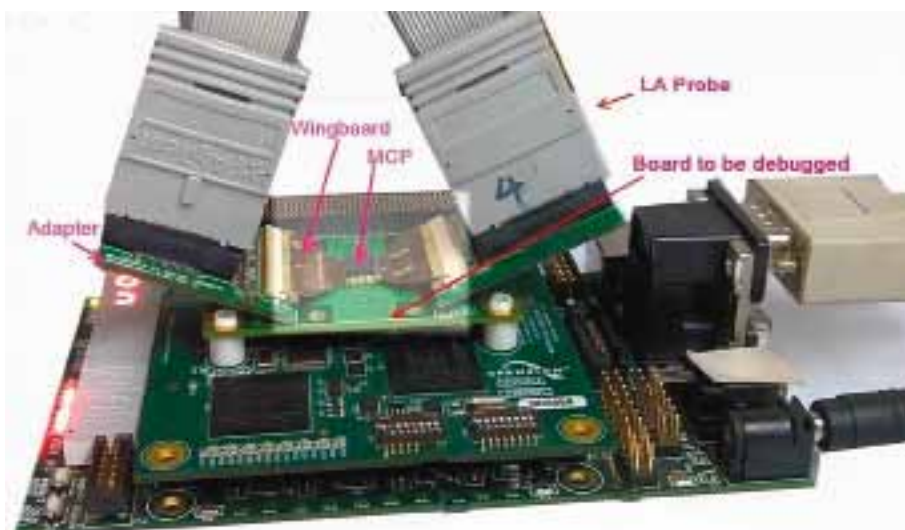


Bild 1. Det lilla kortet Wingboard från Cypress gör att en logikanalysators prober kan komma åt anslutningar som annars är svåråtkomliga.

standardiserade industriparametrar och parametrar som satts upp av halvledarleverantören själv. Samtidigt kan den specifika tillämpning som enheten är tänkt att användas i, belasta eller försämra prestanda på ett sätt som inte avslöjas av en standardkvalificeringsprocess och testplattform.

JQ avslöjar potentiella svagheter och risker. Det görs genom att man testar kända potentiella problem och elektriska parametrar, som kritisk timing, och kontrollerar att de inte uppstår.

JQ gör att halvledartillverkaren kan hitta problem som den inte känt till, men som kan uppstå i en verklig tillämpning. Men arbetsmetoden handlar inte bara om att förebygga att fel uppstår, utan den gör också att systemprestanda kan optimeras – exempelvis genom att öka datagenomströmning mellan minne och processor.

Nackdelen med JQ är att arbetsmetoden kräver tid och resurser både från halvledar- och biltillverkare. Cypress uppfattning

är dock att den kostnaden är väl värd att ta eftersom metoden gör att en halvledare kan nå sin högsta kvalitet i en verklig tillämpning.

EN KANSKE VIKTIGARE FÖRDEL med JQ är att processen kan hjälpa halvledarleverantören att diagnosticera fel och snabbt lösa dem, när en drifttagen enhet får problem.

Dessvärre är kretskorten i fordonsystem, såsom instrumentkluster och infotainmentenheter, komplexa och typiskt bestyckade med BGA-kapslade kretsar vars fysiska utformning gör det svårt med djupare analys. Det är exempelvis extremt svårt att ansluta en logikanalysatorer eller ett oscilloskop till ett flashminne för att syna exakt vad som hände på minnesbussen vid den tidpunkt då ett fel inträffade.

Det kan ta flera veckor att förbereda ett flerlayers-PCB för en djupanalys av en BGA-krets. Det är en tidsfördröjning som en fordonskund sällan anser vara acceptabel. ▶



Bild 2. Wingboard monterat på en testkort. Wingboard-konceptet utvecklades av Spansion, innan företaget köptes av Cypress.



När en komplett JQ utförs kan ett krav vara att den kundanpassade plattform som en krets testas i, omedelbart ska kunna möjliggöra noggrann och djup felanalys. Testplattformen ska sedan vara tillgänglig för att vid behov stödja en snabb utredning av fel som uppstår ute på fältet.

JQ-tester görs på kundens system, men både kund och halvledartillverkare kan var och en utföra kvalificeringsarbetet parallellt vilket innebär att det kan slutföras snabbare.

CYPRESS STARTAR sitt testarbete med att sätta upp möjligheter för debuggning. Därefter karakteriserar företaget minnet före och efter att det är använt. Automatiserad testutrustning (ATE) används för att upptäcka eventuell påverkan som kan hänföras till kundens tillämpning eller påfrestningar i form av mekanisk, elektrisk eller värme i kundens monteringsprocess. Återkoppling från dessa tester hjälper Cypress att skapa bästa möjliga konstruktion för den tänkta tillämpningen.

Det är viktigt att kretsarna som testas i ett kundsystem utsätts för en så verklig-hetstrogen miljö som möjligt.

En jämförelse mellan ett verkligt kundsystem och Cypress eget värsta tänkbara scenario är särskilt avslöjande. Ofta skiljer sig de två från varandra, och oväntade effekter i kretsens beteende kan uppstå. Utan JQ skulle dessa effekter inte uppdagas.

Informationen gör att robustheten i ett system kan maximeras. Likaså medför den att kunderna kan besluta om de bästa inställningarna för att optimera systemets prestanda. Cypress kan också hitta skillnader i kundens system och testsystemet som företaget använder, vilka kan användas för att bestämma specifikationerna för viktiga elektriska parametrar.

Det viktigaste målet med JQ är självklart att så få volymtillverkade produkter som möjligt ska drabbas av fel när de väl används. Därför är det viktigt att använda fordonskvalificerade enheter tillverkade och testade i enlighet med fordonsstandard PPAP (Production Part Approval Process). Detta i sig garanterar att de kommer att ha en extremt låg felfrekvens.

För att förbättra kvaliteten i kundens

system måste enheten testas enligt alla situationer som tidigare uppdagats när kunden använt enheter baserade på äldre teknik. Tillvägagångssättet skapar ett testprotokoll som simulerar kundens tillämpning mycket väl.

Till detta kommer att nya funktioner och potentiellt marginella parametrar måste testas i kundplattformen – allt för att fastställa om systemmiljön, eller kundens användningsmodell, passar ihop med den nya teknikens funktioner och specifikationer.

NÅGRA EXEMPEL på JQ-tester som Cypress kunder på senare tid genomfört i sina system är test av nya funktioner såsom snabba DDR QuadSPI, läsfunktionen Hyperflash samt test av de senaste parallella funktionerna i NOR-flash tillverkade i 65 nm och 45 nm. Likaså har felkorrigering (ECC, error correction code) testats.

Som vi redan konstaterat är det viktigt att planera för systemoptimering och felanalys genom att förbereda kundens plattform så att den kan anslutas till en logikanalysator. Detta är inte standardproceduren, men den medför att kunden och halvledartillverkaren kan reagera omedelbart när fel inträffar.

Det är särskilt svårt att få tillgång till alla anslutningar på kretskortet när man utreder parallella NOR-flash med många anslutningar eller andra BGA-kapslade minnen med stort antal anslutningar.

Det lilla kortet Wingboard från Cypress är ett användbart verktyg i dessa situationer (bild 1, 2). Kortet är litet och löds fast mellan kretskortet och flashminnesmodulen. Det matchar impedansen i förbindningarna så att kretsen kan anslutas till en logikanalysator.

GENOM ATT ANSLUTA avancerade testinstrument och testverktyg på detta sätt kan en flashminnestillverkare utföra en mängd intressanta tester, exempelvis:

- testa kritisk tajming och marginella

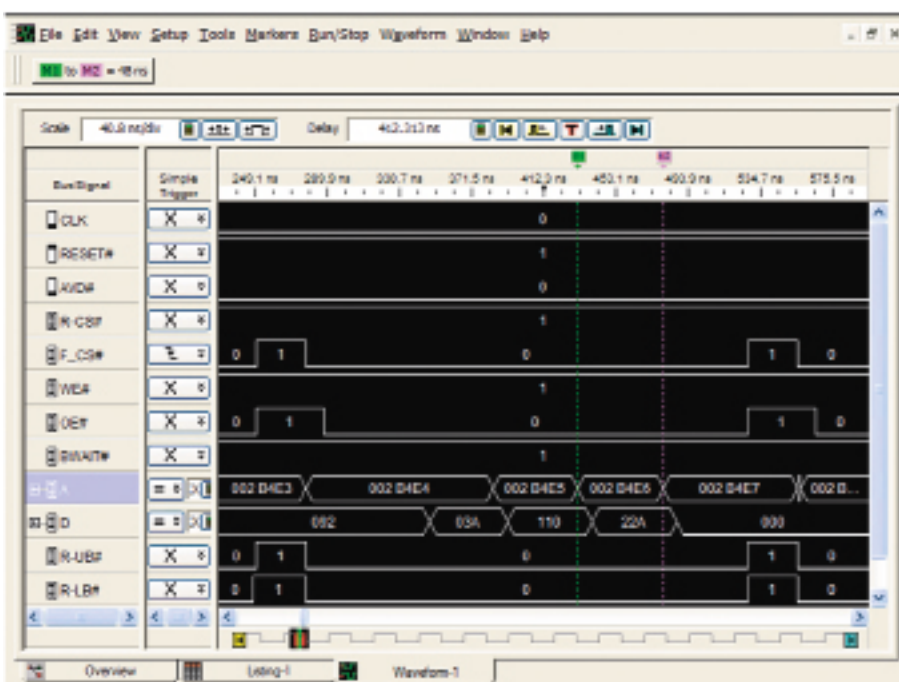


Bild 3. Testresultat från Wingboard – här en "page-read" hos ett parallellt NOR-flash.



- testa nya funktioner som ECC
- testa tillämpningen i drift i både hårdvara och kundspecifik mjukvara (bild 3)
- testa hur systemet påverkas av olika tillverkningssteg, såsom reflow-inspektion

CYPRESS ERFARENHET är att denna typ av undersökningar skapar förbättringar hos produkten som leder till bättre datagenomströmning, kortare uppstartstid (boot time) och diverse andra optimeringar.

JQ-processen skapar också fördelar för OEM:en, exempelvis snabbare time-to-market och möjlighet att snabbt börja volymtillverka med den senaste flash-minnestekniken. Med en väl utvecklade process- och undersökningsmetod kan systemutvecklarna enkelt kontrollera alla nyckeltal och kvalitetsparametrar och tidigt upptäcka eventuella problem.

Metoden erbjuder också ett kraftfullt verktyg för att förbättra processen genom att den tillåter konstruktörer att använda den senaste tekniken. Slutsatsen är att JQ ger bästa möjliga kvalitet i kundernas system. Likaså gör metoden det lätt för OEM:er att utveckla nya plattformar baserade på den senaste tekniken. ■

parametrar i bredbandiga gränssnitt mellan MCU och flash under drift

- utnyttja kritiska FFS-funktioner (till exempel erase suspend, power fail-safe, garbage collection) för att identifiera potentiella problem som härrör från interaktionen mellan enhetens hård- och mjukvara

De tio viktigaste momenten

för en lyckad gemensam kvalificering är enligt Cypress erfarenhet:

1. Börja med att fokusera på välkända kritiska parametrar. Först därefter adderas mer på kundens begäran.
2. Genomför timinganalys på MCU/flash-gränssnittet och granska timingens struktur (boot, fast SDR, DDR read, burst read, page read).
3. Granska typisk användning av enheten (program/erase history, sector usage mapping, flash file system, and software usage).
4. Testa Vcc 100 mV över specen. Kontrollera brus och bekräfta att Vcc är stabil.
5. Testa temperaturen 5 grader över specen.
6. Bedöm konstruktion och last.
7. Kontrollera bit-flip-robusthet och ECC.
8. Utvärdera effekterna av kundens produktionsprocesser eller tillämpningens användarprofiler med avseende på bit-integritet.
9. Gå cykliskt igenom programmerings- och raderingssteg.
10. Testa mekaniska påfrestningar som uppstår vid tillverkning.